

Ver 1.6

## 多用途双向收发器

# 产品使用手册

产品型号：**B54ACS164245SRH/B54ACS164245S/  
B54ACS164245SCS**



**北京微电子技术研究所**



## 版本控制页

版本号	发布日期	更改章节	更改说明	备注
1.0	2010-12-11	——	——	
1.1	2014-2-15	——	手册格式更改	
1.2	2014-3-1	第 9 章	增加 9.2 节“标准成形图”	
			增加 9.3 节“电装要求”。	
1.3	2014-7-15	——	手册格式更改	
1.4	2014-09-09	6.2	将电路冷备份使用要求及原 6.3 上电要求统一至应用要求中，明确不按照冷备份使用要求操作，器件电源会产生钳位。	
		第 8 章		
1.5	2018-02-26	第十章	增加“第十章用户关注产品信息”	
1.6	2018-09-18	——	格式更改	
		第 1 章	增加 1.3 免责声明	
		7.4	修改 7.4 产品防护章节	
		——	删除产品环境试验和可靠性	
		附录	增加附录“对应替代国外产品情况”	



## 目 录

一、产品概述.....	1
1.1 产品特点.....	1
1.2 产品用途及应用范围.....	1
1.3 免责声明.....	2
二、产品工作条件.....	2
2.1 绝对最大额定值.....	2
2.2 推荐工作条件.....	2
三、封装及引出端说明.....	3
3.1 引出端排列.....	3
3.2 引脚定义.....	4
3.3 外形尺寸说明.....	5
四、产品功能.....	8
4.1 产品结构.....	8
4.2 产品功能描述.....	8
五、产品电特性.....	9
六、典型应用.....	14
6.1 电路驱动 CMOS 和 TTL.....	14
6.2 TTL 输出端驱动多用途双向收发器.....	15
6.3 电路作为 cold spare 电路的典型应用.....	15
七、应用注意事项.....	16
7.1 冷备份应用要求.....	16
7.2 未使用输入端的处理.....	16
7.3 上电要求.....	16
7.4 产品防护.....	17
八、用户关注产品信息.....	18
8.1 产品鉴定信息.....	18
8.2 产品标识.....	19
8.3 研制生产单位联系方式.....	21
附录 1 对应替代国外产品情况.....	22



## 一、产品概述

### 1.1 产品特点

- **电压转换:**
  - 5V 总线到 3.3V 总线;
  - 3.3V 总线到 5V 总线;
  - 5V 总线到 5V 总线;
  - 3.3V 总线到 3.3V 总线;
- **冷备份:**
  - 电路关断状态时, IO 端等效为高阻抗;
- **高速低功耗**
- **施密特触发输入端, 更好的电平噪声抑制**
- **采用 0.5um CMOS 工艺**
- **抗辐射指标**
  - B54ACS164245SRH:
    - 总剂量: 100K rad(Si)
- 抗单粒子闩锁:  $LET \geq 75MeV \cdot cm^2/mg$
- B54ACS164245S:
  - 无抗辐射指标
- B54ACS164245SCS:
  - 无抗辐射指标
- **抗静电能力 (人体模型): 2000V**
- **封装:**
  - B54ACS164245SRH:
    - 48 引脚陶瓷扁平封装 (CFP48)
  - B54ACS164245S:
    - 48 引脚陶瓷扁平封装 (CFP48)
  - B54ACS164245SCS:
    - 48 引脚陶瓷扁平封装 (CSOP48)

### 1.2 产品用途及应用范围

多用途双向收发器具有双向异步通信、信号缓冲、电压转换以及冷备份电路保护 (COLD SPARING) 功能。

当电源电压置为零时, IO 端等效为至少 1M 欧姆的阻抗, 电路可作为冷备份保护电路使用。通过设置双电源电压 (VDD1 和 VDD2), 电路的电压转换功能使得 A 端口可以连接 3.3V 总线, B 端口可以连接 5V 总线, 进行正常的数据传输。若双电源电压均为 5V, 输入端支持施密特触发电平输入; 若双电源电压均为 3.3V, 输入端支持施密特触发电平输入。若电源电压分别为 5V 和 3.3V, 输入端支持施密特触发电平输入。

通过设置方向控制端 (DIR) 和使能输入端 (OE), 控制数据从 A 总线向 B 总线发送, 或从 B 总线向 A 总线发送。从而实现两个 8-bit 或一个 16-bit 总线收发器功能。



### 1.3 免责声明

本手册版权归北京微电子技术研究所所有，并保留一切权利。未经书面许可，任何单位、组织和个人不得将此文档中的任何部分公开、转载或以其他方式散发给第三方，否则将追究其法律责任。

本手册版本将不定期更新，请在使用本产品之前联系本单位销售部门获取本手册的最新版本。

用户因未严格按本手册要求保存、使用本产品，致使产品工作异常或损坏，造成任何直接或间接损失，本单位不承担任何责任。

除本手册说明之外，请勿接受第三方指导或参考第三方资料对本产品进行操作，用户对本手册有疑问之处请与本单位销售部门联系。

## 二、产品工作条件

### 2.1 绝对最大额定值

器件绝对最大额定值如下：

- a) 电源电压 (VDD1):  $-0.3\text{V} \sim +6.0\text{V}$
- b) 电源电压 (VDD2):  $-0.3\text{V} \sim +6.0\text{V}$
- c) 输入、输出电压( $V_I$ 、 $V_O$ ):  $-0.3\text{V} \sim +\text{VDD1}+0.3\text{V}$
- d) 直流输入电流( $I_{IN}$ ):  $-10\text{mA} \sim +10\text{mA}$
- e) 贮存温度( $T_{stg}$ ):  $-65^\circ\text{C} \sim +150^\circ\text{C}$
- f) 引线耐焊接温度( $T_h$ ):  $300^\circ\text{C}(10\text{s})$
- g) 结温 ( $T_J$ ) :  $\leq 175^\circ\text{C}$
- h) 热阻( $\theta_{JC}$ ) :  $\leq 28^\circ\text{C}/\text{W}$
- i) 最大功耗 (PD):  $\leq 1.0\text{W}$

### 2.2 推荐工作条件

器件推荐工作条件如下：

- a) 电源电压 (VDD1):  $3.0\text{V} \sim 3.6\text{V}$  或  $4.5\text{V} \sim 5.5\text{V}$
- b) 电源电压 (VDD2):  $3.0\text{V} \sim 3.6\text{V}$  或  $4.5\text{V} \sim 5.5\text{V}$
- c) 输入电压( $V_I$ ) :  $0 \sim \text{VDD1}$

- d) 工作温度范围 ( $T_A$ ):  $-55^{\circ}\text{C} \sim +125^{\circ}\text{C}$
- e) 输入最大上升、下降速度( $t_r$ ,  $t_f$ ):  $1\text{ns/V}$ (典型值)

### 三、封装及引出端说明

#### 3.1 引出端排列

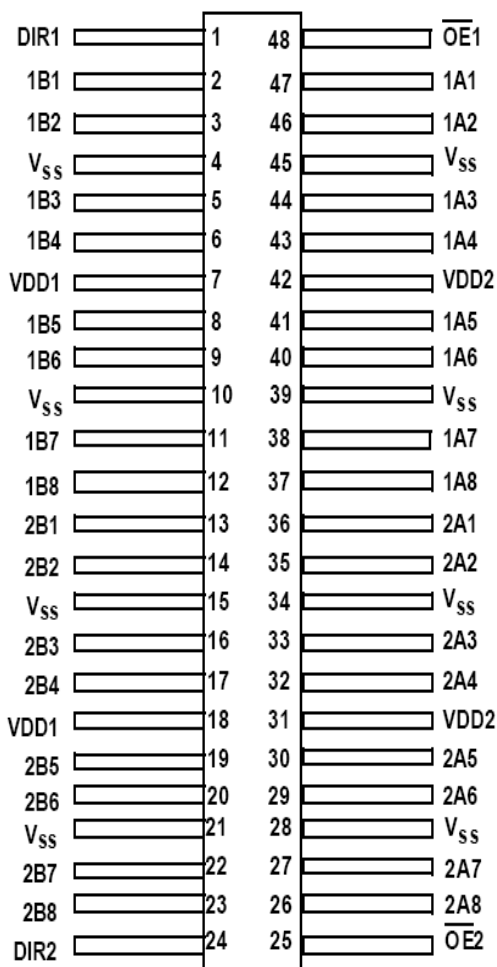


图 3-1 电路引脚示意图

管脚描述:

管脚名称	描述
$\text{OE}\bar{x}$	使能端 (低电平有效)
$\text{DIR}x$	方向控制端
$x\text{A}x$	数据输入端/三态输出端 (3.3V 端)
$x\text{B}x$	数据输入端/三态输出端 (5V 端)

### 3.2 引脚定义

引脚定义见表 3-1:

表3-1 电路引脚列表

引出端	信号名称	功能描述	类型	引出端	信号名称	功能描述	类型
1	DIR1	逻辑控制端	I	25	$\overline{OE} 2$	逻辑控制端	I
2	1B1	数据输入/输	I/O	26	2A8	数据输入/输出端	I/O
3	1B2	数据输入/输	I/O	27	2A7	数据输入/输出端	I/O
4	VSS	地	G	28	VSS	地	G
5	1B3	数据输入/输	I/O	29	2A6	数据输入/输出端	I/O
6	1B4	数据输入/输	I/O	30	2A5	数据输入/输出端	I/O
7	VDD1	电源	P	31	VDD2	电源	P
8	1B5	数据输入/输	I/O	32	2A4	数据输入/输出端	I/O
9	1B6	数据输入/输	I/O	33	2A3	数据输入/输出端	I/O
10	VSS	地	G	34	VSS	地	G
11	1B7	数据输入/输	I/O	35	2A2	数据输入/输出端	I/O
12	1B8	数据输入/输	I/O	36	2A1	数据输入/输出端	I/O
13	2B1	数据输入/输	I/O	37	1A8	数据输入/输出端	I/O
14	2B2	数据输入/输	I/O	38	1A7	数据输入/输出端	I/O
15	VSS	地	G	39	VSS	地	G
16	2B3	数据输入/输	I/O	40	1A6	数据输入/输出端	I/O
17	2B4	数据输入/输	I/O	41	1A5	数据输入/输出端	I/O
18	VDD1	电源	P	42	VDD2	电源	P
19	2B5	数据输入/输	I/O	43	1A4	数据输入/输出端	I/O
20	2B6	数据输入/输	I/O	44	1A3	数据输入/输出端	I/O
21	VSS	地	G	45	VSS	地	G
22	2B7	数据输入/输	I/O	46	1A2	数据输入/输出端	I/O
23	2B8	数据输入/输	I/O	47	1A1	数据输入/输出端	I/O
24	DIR2	逻辑控制端	I	48	$\overline{OE} 1$	逻辑控制端	I

### 3.3 外形尺寸说明

#### 3.3.1 B54ACS164245SRH 外形尺寸说明

B54ACS164245SRH 器件采用 48 引线 FP 封装。外形尺寸按 GB/T7092 的规定。外形尺寸见表 3-2 和图 3-2。采用该款外壳的器件的打标标识为 B54ACS164245SRHF。

表3-2 B54ACS164245SRH封装尺寸

单位：毫米

尺寸符号	数 值		
	最 小	公 称	最 大
A	2.02	—	2.74
b	0.20	—	0.31
c	0.10	—	0.20
e	—	0.635	—
D	15.675	—	16.075
E	9.452	—	9.852
L1	1.924	—	8.024
L2	1.924	—	8.024
H <sub>E</sub>	13.70	—	25.50
Q	0.13	—	0.55
Z	—	—	1.27

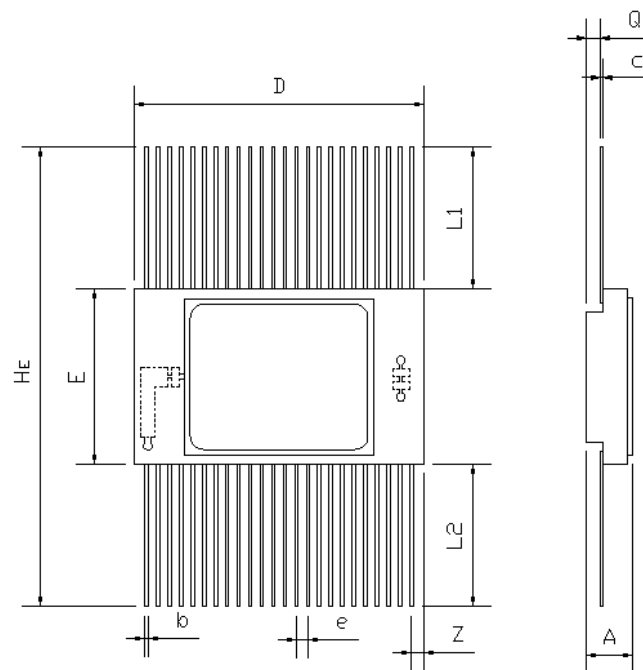


图3-2 B54ACS164245SRH外形尺寸示意图



### 3.3.2 B54ACS164245S 外形尺寸说明

B54ACS164245S 器件采用 48 引线 FP 封装。外形尺寸按 GB/T7092 的规定。外形尺寸见表 3-3 和图 3-3。采用该款外壳的器件的打标标识为 B54ACS164245SF。

表3-3 B54ACS164245S封装尺寸

单位：毫米

尺寸符号	数 值		
	最 小	公 称	最 大
A	2.02	—	2.74
b	0.20	—	0.31
c	0.10	—	0.20
e	—	0.635	—
D	15.675	—	16.075
E	9.452	—	9.852
L1	1.924	—	8.024
L2	1.924	—	8.024
H <sub>E</sub>	13.70	—	25.50
Q	0.13	—	0.55
Z	—	—	1.27

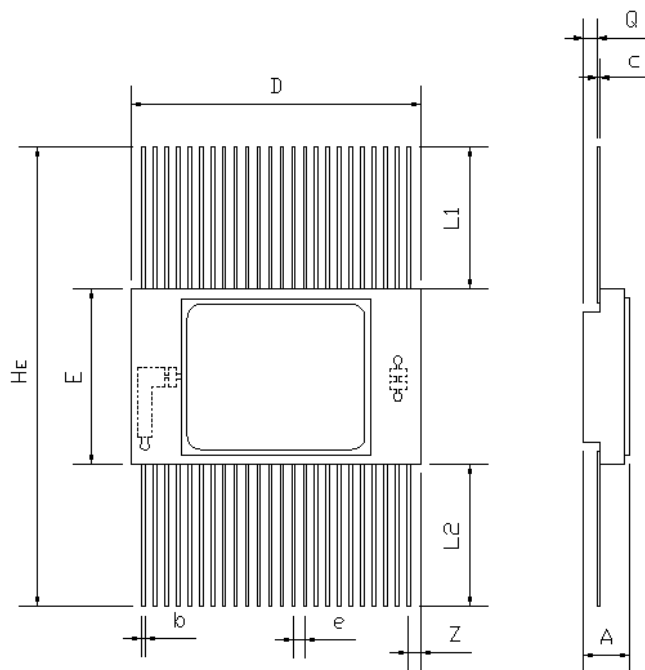


图3-3 B54ACS164245S外形尺寸示意图

### 3.3.3 B54ACS164245SCS 外形尺寸说明

器件封装采用 SOP48 陶瓷封装。外形尺寸按 GB/T7092 的规定。外形尺寸见表 3-4 和图 3-4。采用该款外壳的器件的打标标识为 B54ACS164245SCS。

表3-4 B54ACS164245SCS封装尺寸

单位：毫米

尺寸符号	数 值		
	最 小	公 称	最 大
A	2.02	—	2.74
b	0.20	—	0.31
c	0.10	—	0.20
e	—	0.635	—
D	15.77	—	16.03
E	7.37	—	7.63
H <sub>E</sub>	11.50	—	22.22
Q	0.13	—	0.55
Z	—	—	1.27

注：表中未标注公差的按 GB/T 1804 表 1 中 C 的要求执行。

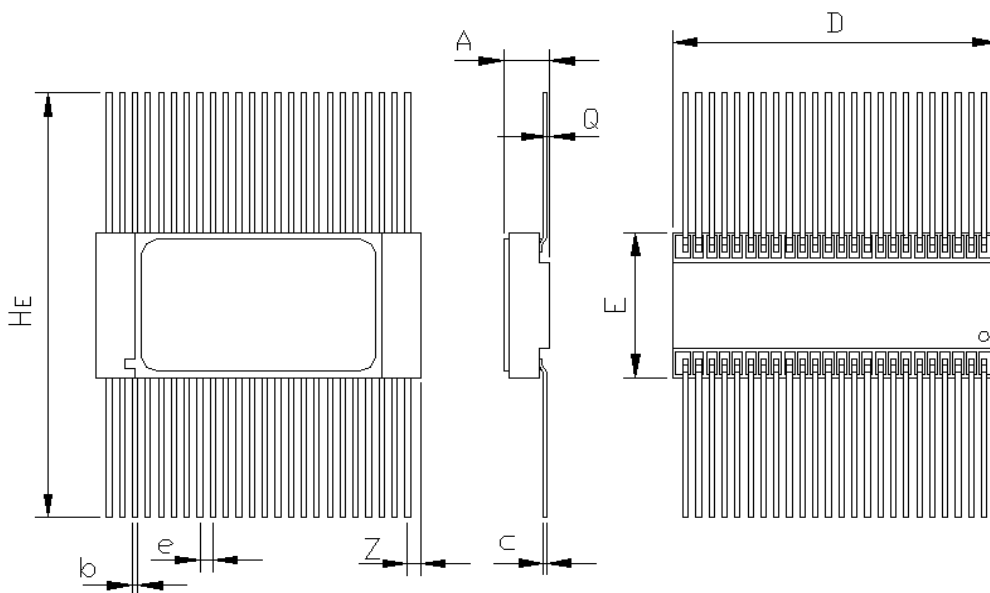


图 3-4 B54ACS164245SCS 外形尺寸示意图

## 四、产品功能

### 4.1 产品结构

产品主要包含控制模块、缓冲电路模块、数据传输模块及电平转换模块等。电路结构框图如图 4-1 所示。

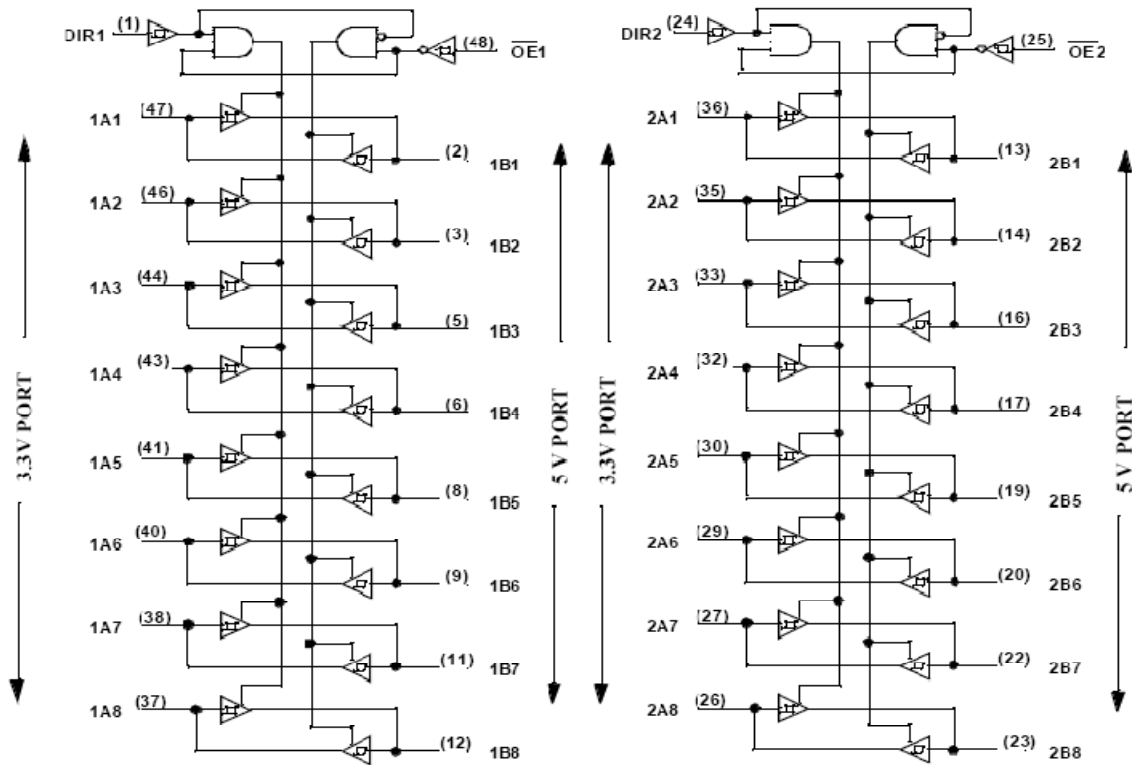


图 4-1 电路结构框图

### 4.2 产品功能描述

多用途双向收发器具有双向异步通信、信号缓冲、电压转换以及冷备份电路保护功能。首先，当电源电压置为零时，I/O 端等效为至少为 1M 欧姆的阻抗，B54ACS164245SRH 作为冷备份保护电路使用。其次，通过设置方向控制端（DIR）和使能控制端（OE），控制数据从 A 总线向 B 总线发送，或从 B 总线向 A 总线发送。从而实现两个 8-bit 或一个 16-bit 总线收发器功能。输入端为施密特触发电平输入，有更好的电平噪声抑制。

冷备份功能（Cold spare）：当电源电压置为零时，输入 buffers 和输出 buffers 等效为至少 1M 欧姆的高阻，B54ACS164245SRH 作为冷备份保护电路使用。冷备份保护电路一般用于冗余系统中，起到电气隔离和降低功耗等作用。

器件逻辑真值表见表 4-1。

表4-1功能真值表

使能端 $\overline{OE}_x$	方向控制端 DIR <sub>x</sub>	工作方式
L	L	B→A
L	H	A→B
H	X	高阻态

## 五、产品电特性

电路电特性应按表 5-1 的规定。

表5-1 电参数特性表

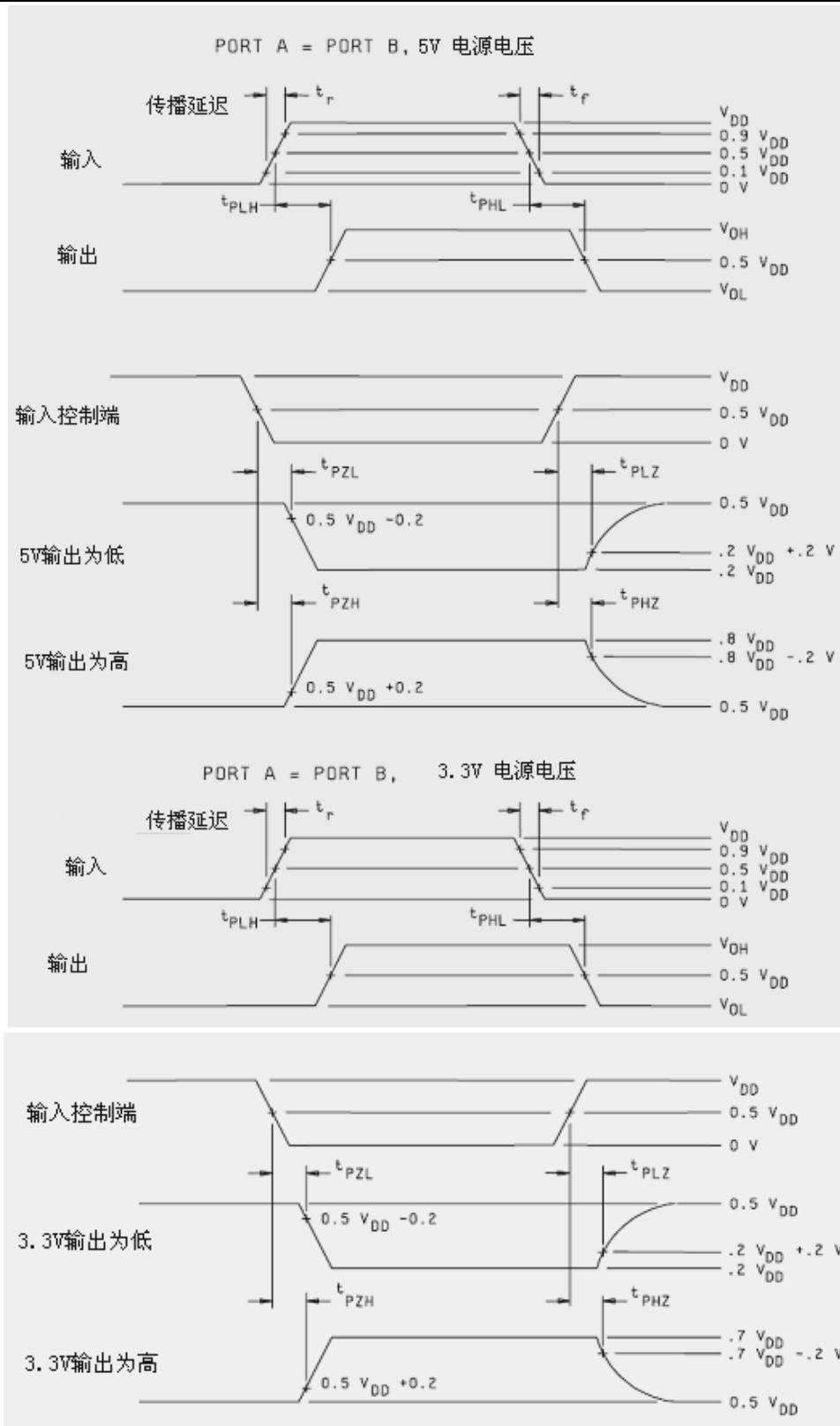
参数	符号	条件 ( $4.5V \leq V_{DD1} \leq 5.5V$ , $3V \leq V_{DD2} \leq 3.6V$ )	极限值		单位
			最小	最大	
施密特触发 正向阈值	$V_{T+}$	A Port=3.3V, $V_{DD1}=5.5V$ and $4.5V$ , $V_{DD2}=3.6V$ and $3.0V$ , 测所有输入端。		$0.7V_{DD2}$	V
		A Port=5V, $V_{DD1}=5.5V$ and $4.5V$ , $V_{DD2}=5.5V$ and $4.5V$ , 测所有输入端。			
施密特触发 正向阈值	$V_{T+}$	B Port=3.3V, $V_{DD1}=3.6V$ and $3.0V$ , $V_{DD2}=3.6V$ and $3.0V$ , 测所有输入端。		$0.7V_{DD1}$	V
		B Port=5V, $V_{DD1}=5.5V$ and $4.5V$ , $V_{DD2}=3.6V$ and $3.0V$ , 测所有输入端。			
施密特触发 负向阈值	$V_{T-}$	A Port=3.3V, $V_{DD1}=5.5V$ and $4.5V$ , $V_{DD2}=3.6V$ and $3.0V$ , 测所有输入端。	$0.3V_{DD2}$		V
		A Port=5V, $V_{DD1}=5.5V$ and $4.5V$ , $V_{DD2}=5.5V$ and $4.5V$ , 测所有输入端。			
施密特触发 负向阈值	$V_{T-}$	B Port=3.3V, $V_{DD1}=3.6V$ and $3.0V$ , $V_{DD2}=3.6V$ and $3.0V$ , 测所有输入端。	$0.3V_{DD1}$		V
		B Port=5V, $V_{DD1}=5.5V$ and $4.5V$ , $V_{DD2}=3.6V$ and $3.0V$ , 测所有输入端。			
施密特触发 迟滞电压 <sup>a</sup>	$V_{H1}$	A Port=3.3V, $V_{DD1}=5.5V$ and $4.5V$ , $V_{DD2}=3.6V$ and $3.0V$ 。 B Port=3.3V, $V_{DD1}=3.0V$ and $3.6V$ , $V_{DD2}=3.0V$ and $3.6V$ 。	0.4		V
施密特触发 迟滞电压 <sup>a</sup>	$V_{H2}$	A Port=5V, $V_{DD1}=5.5V$ and $4.5V$ , $V_{DD2}=5.5V$ and $4.5V$ 。 B Port=5V, $V_{DD1}=5.5V$ and $4.5V$ , $V_{DD2}=3.6V$ and $3.0V$ 。	0.6		V



输出三态电流	$I_{OZH}$	<p>A Port=3.3V, <math>V_{DD1}=5.5V</math>, <math>V_{DD2}=3.6V</math>, <math>V_{IN}=V_{DD2}/V_{SS}</math>, <math>V_{OUT}=V_{DD2}</math>, 测所有适用的输出端。</p> <p>A Port=5.0V, <math>V_{DD1}=5.5V=V_{DD2}</math>, <math>V_{IN}=V_{DD2}/V_{SS}</math>, <math>V_{OUT}=V_{DD2}</math>, 所有适用的输出端。</p> <p>B Port=3.3V, <math>V_{DD2}=V_{DD1}=3.6V</math>, <math>V_{IN}=V_{DD1}/V_{SS}</math>, <math>V_{OUT}=V_{DD1}</math>, 测所有适用的输出端。</p> <p>B Port=5.0V, <math>V_{DD2}=3.6V</math>, <math>V_{DD1}=5.5V</math>, <math>V_{IN}=V_{DD1}/V_{SS}</math>, <math>V_{OUT}=V_{DD1}</math>, 测所有适用的输出端。</p>	-	3	$\mu A$
输出三态电流	$I_{OZL}$	<p>A Port=3.3V, <math>V_{DD1}=5.5V</math>, <math>V_{DD2}=3.6V</math>, <math>V_{IN}=V_{DD2}/V_{SS}</math>, <math>V_{OUT}=V_{SS}</math>, 测所有适用的输出端。</p> <p>A Port=5.0V, <math>V_{DD1}=5.5V=V_{DD2}</math>, <math>V_{IN}=V_{DD2}/V_{SS}</math>, <math>V_{OUT}=V_{DD2}</math>, 测所有适用的输出端。</p> <p>B Port=3.3V, <math>V_{DD2}=V_{DD1}=3.6V</math>, <math>V_{IN}=V_{DD1}/V_{SS}</math>, <math>V_{OUT}=V_{DD1}</math>, 测所有适用的输出端。</p> <p>B Port=5.0V, <math>V_{DD2}=3.6V</math>, <math>V_{DD1}=5.5V</math>, <math>V_{IN}=V_{DD1}/V_{SS}</math>, <math>V_{OUT}=V_{DD1}</math>, 测所有适用的输出端。</p>	-1	-	$\mu A$
冷备份漏电流	$I_{CS}$	A Port=B Port= $V_{IN}=5.5V$ , $V_{DD}=V_{SS}$ , 使能端的所有逻辑组合, 测双向输入端。	-1	5	$\mu A$
输入高电平电流	$I_{IH}$	<p>A Port=3.3V, <math>V_{DD1}=5.5V</math>, <math>V_{DD2}=3.6V</math>, <math>V_{IN}=V_{DD2}/V_{SS}</math>, 测所有适用的输入端。</p> <p>A Port=5.0V, <math>V_{DD1}=5.5V=V_{DD2}</math>, <math>V_{IN}=V_{DD2}/V_{SS}</math>, 测所有适用的输入端。</p> <p>B Port=3.3V, <math>V_{DD2}=V_{DD1}=3.6V</math>, <math>V_{IN}=V_{DD1}/V_{SS}</math>, 测所有适用的输入端。</p> <p>B Port=5.0V, <math>V_{DD2}=3.6V</math>, <math>V_{DD1}=5.5V</math>, <math>V_{IN}=V_{DD1}/V_{SS}</math>, 测所有适用的输入端。</p>	-	3	$\mu A$
输入低电平电流	$I_{IL}$	<p>A Port=3.3V, <math>V_{DD1}=5.5V</math>, <math>V_{DD2}=3.6V</math>, <math>V_{IN}=V_{DD2}/V_{SS}</math>, 测所有适用的输入端。</p> <p>A Port=5.0V, <math>V_{DD1}=5.5V=V_{DD2}</math>, <math>V_{IN}=V_{DD2}/V_{SS}</math>, 测所有适用的输入端。</p> <p>B Port=3.3V, <math>V_{DD2}=V_{DD1}=3.6V</math>, <math>V_{IN}=V_{DD1}/V_{SS}</math>, 测所有适用的输入端。</p> <p>B Port=5.0V, <math>V_{DD2}=3.6V</math>, <math>V_{DD1}=5.5V</math>, <math>V_{IN}=V_{DD1}/V_{SS}</math>, 测所有适用的输入端。</p>	-1		$\mu A$
输出低电平电压	$V_{OL1}$	A Port=3.3V, $I_{OL}=8mA$ , $V_{IN}=V_{DD2}/V_{SS}$ , $V_{DD1}=4.5V$ , $V_{DD2}=3.0V$ , 测所有适用的输出端。		0.5	V
		B Port=3.3V, $I_{OL}=8mA$ , $V_{IN}=V_{DD1}/V_{SS}$ , $V_{DD1}=3.0V$ , $V_{DD2}=3.0V$ , 测所有适用的输出端。		0.5	V
		A Port=5V, $I_{OL}=8mA$ , $V_{IN}=V_{DD2}/V_{SS}$ , $V_{DD1}=4.5V$ , $V_{DD2}=4.5V$ , 测所有适用的输出端。		0.4	V
		B Port=5V, $I_{OL}=8mA$ , $V_{IN}=V_{DD1}/V_{SS}$ , $V_{DD1}=4.5V$ , $V_{DD2}=3.0V$ , 测所有适用的输出端。		0.4	V

输出低电平电压	$V_{OL2}$	APort=3.3V, $I_{OL}=100\mu A$ , $V_{IN}=V_{DD2}/V_{SS}$ , $V_{DD1}=4.5V$ , $V_{DD2}=3.0V$ , 测所有适用的输出端。		0.2	V
		BPort=3.3V, $I_{OL}=100\mu A$ , $V_{IN}=V_{DD1}/V_{SS}$ , $V_{DD1}=3.0V$ , $V_{DD2}=3.0V$ , 测所有适用的输出端。		0.2	V
		APort=5V, $I_{OL}=100\mu A$ , $V_{IN}=V_{DD2}/V_{SS}$ , $V_{DD1}=4.5V$ , $V_{DD2}=4.5V$ , 测所有适用的输出端。		0.2	V
		BPort=5V, $I_{OL}=100\mu A$ , $V_{IN}=V_{DD1}/V_{SS}$ , $V_{DD1}=4.5V$ , $V_{DD2}=3.0V$ , 测所有适用的输出端。		0.2	V
输出高电平电压	$V_{OH1}$	APort=3.3V, $I_{OH}=-8mA$ , $V_{IN}=V_{DD2}/V_{SS}$ , $V_{DD1}=4.5V$ , $V_{DD2}=3.0V$ , 测所有适用的输出端。	$V_{DD2}-0.9$		V
		BPort=3.3V, $I_{OH}=-8mA$ , $V_{IN}=V_{DD1}/V_{SS}$ , $V_{DD1}=3.0V$ , $V_{DD2}=3.0V$ , 测所有适用的输出端。	$V_{DD1}-0.9$		V
		APort=5V, $I_{OH}=-8mA$ , $V_{IN}=V_{DD2}/V_{SS}$ , $V_{DD1}=4.5V$ , $V_{DD2}=4.5V$ , 测所有适用的输出端。	$V_{DD2}-0.7$		V
		BPort=5V, $I_{OH}=-8mA$ , $V_{IN}=V_{DD1}/V_{SS}$ , $V_{DD1}=4.5V$ , $V_{DD2}=3.0V$ , 测所有适用的输出端。	$V_{DD1}-0.7$		V
输出高电平电压	$V_{OH2}$	APort=3.3V, $I_{OH}=-100\mu A$ , $V_{IN}=V_{DD2}/V_{SS}$ , $V_{DD1}=4.5V$ , $V_{DD2}=3.0V$ , 测所有适用的输出端。 APort=5V, $I_{OH}=-100\mu A$ , $V_{IN}=V_{DD2}/V_{SS}$ , $V_{DD1}=4.5V$ , $V_{DD2}=4.5V$ , 测所有适用的输出端。	$V_{DD2}-0.2$		V
		BPort=3.3V, $I_{OH}=-100\mu A$ , $V_{IN}=V_{DD1}/V_{SS}$ , $V_{DD1}=3.0V$ , $V_{DD2}=3.0V$ , 测所有适用的输出端。	$V_{DD1}-0.2$		V
		BPort=5V, $I_{OH}=-100\mu A$ , $V_{IN}=V_{DD1}/V_{SS}$ , $V_{DD1}=4.5V$ , $V_{DD2}=3.0V$ , 测所有适用的输出端。			
静态电源电流	$I_{DDQ1}$	$V_{DD}=5.5V$ , $V_{IN}=V_{DD}/V_{SS}$ , $T_A=25^\circ C$		10	$\mu A$
	$I_{DDQ2}$	$V_{DD}=5.5V$ , $V_{IN}=V_{DD}/V_{SS}$ , $T_A=-55^\circ C$ , $T_A=125^\circ C$		100	$\mu A$
	$I_{DDQ3}$	$V_{DD}=5.5V$ , $V_{IN}=V_{DD}/V_{SS}$ (辐射后, $T_A=25^\circ C$ 测试)		500	$\mu A$
输入电容	$C_{IN}$	$T_A=25^\circ C$ $f=1MHz$		15	pF
输出电容	$C_{OUT}$	$T_A=25^\circ C$ $f=1MHz$		15	pF
功能测试		$V_{IH}=0.7V_{DD}$ , $V_{IL}=0.3V_{DD}$ , $V_{DD1}=4.5V$ 和 $5.5V$ , $V_{DD2}=3.0V$ 和 $3.6V$	L	H	
$t_{PLH}$		(PORT B=5V, PORT A=3.3V, $V_{DD1}=4.5V$ and $5.5V$ , $V_{DD2}=3.0V$ and $3.6V$ ) <sup>b</sup> 如图 5-1 所示。	1.0	20	ns
$t_{PHL}$			1.0	20	ns
$t_{PZL}$			1.0	18	ns
$t_{PZH}$			1.0	18	ns
$t_{PLZ}^a$			1.0	20	ns

$t_{PHZ}^a$		1.0	20	ns	
$t_{SKEW}$		-	900	ps	
$t_{DSKEW}$		-	1.5	ns	
$t_{PLH}$	(PORT B=PORT A=5V $V_{DD1}=4.5V$ and $5.5V$ , $V_{DD2}=4.5V$ and $5.5V$ ) <sup>b</sup> 如图 5-1 所示。	1.0	15	ns	
$t_{PHL}$		1.0	15	ns	
$t_{PZL}$		1.0	12	ns	
$t_{PZH}$		1.0	12	ns	
$t_{PLZ}^a$		1.0	15	ns	
$t_{PHZ}^a$		1.0	15	ns	
$t_{SKEW}$		-	900	ps	
$t_{DSKEW}$		-	1.5	ns	
$t_{PLH}$		(PORT B=PORT A=3.3V , $V_{DD1}=3.0V$ and $3.6V$ , $V_{DD2}=3.0V$ and $3.6V$ ) <sup>b</sup> 如图 5-1 所示。	1.0	20	ns
$t_{PHL}$			1.0	20	ns
$t_{PZL}$			1.0	18	ns
$t_{PZH}$			1.0	18	ns
$t_{PLZ}^a$	1.0		20	ns	
$t_{PHZ}^a$	1.0		20	ns	
$t_{SKEW}$	-		900	ps	
$t_{DSKEW}$	-		1.5	ns	
<sup>a</sup> 设计保证。 <sup>b</sup> 在高温及低温测试时仅选取任意两个适用引出端进行测试。					





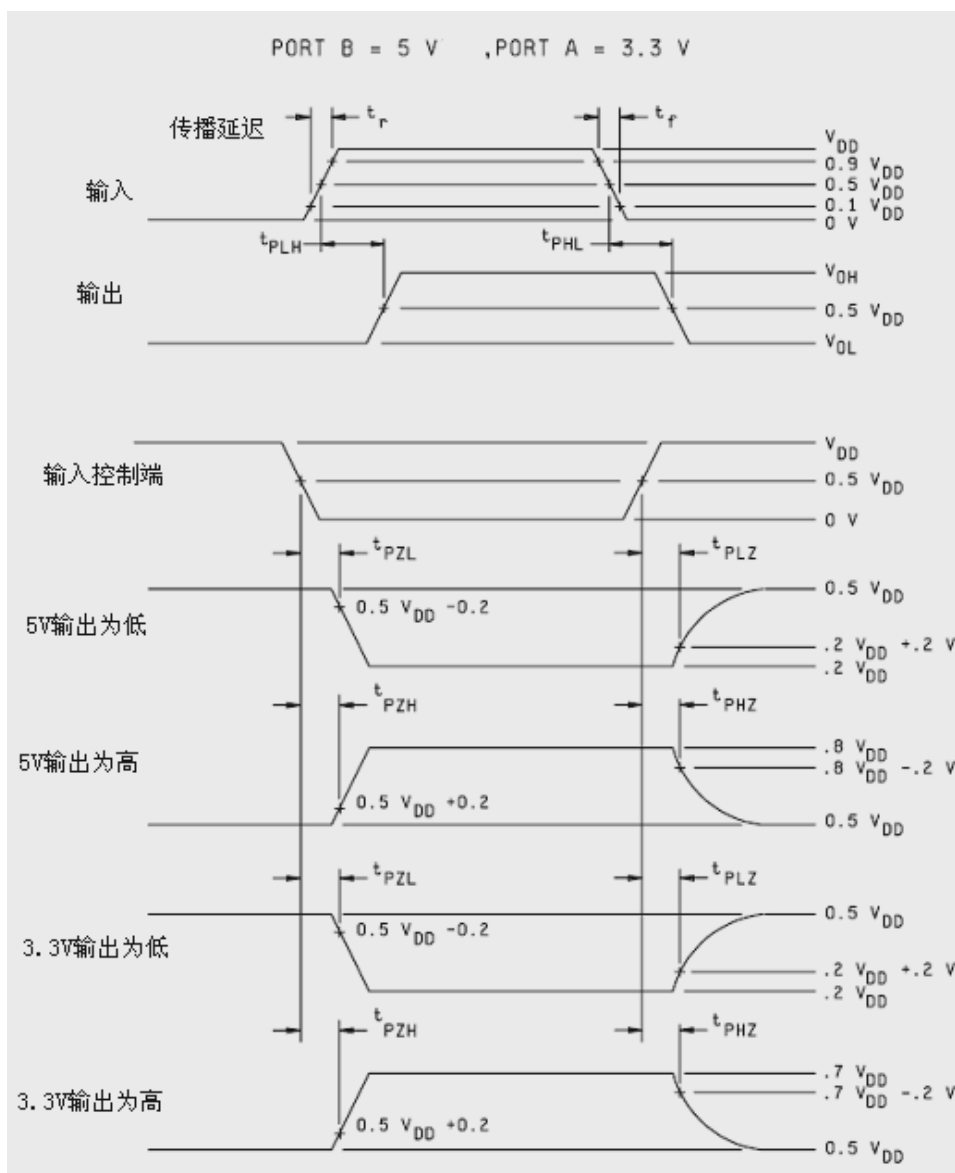


图5-1 交流参数波形图

## 六、典型应用

多用途双向收发器具有双向异步通信、信号缓冲、电压转换以及冷备份电路保护(COLD SPARING)功能。电路是标准逻辑电路,可以与其它类型器件接口。下面给出电路驱动CMOS和TTL信号、TTL输出端驱动电路及电路冷备份功能应用三种典型应用情况。

### 6.1 电路驱动CMOS和TTL

当电源电压相同时,电路的输出端可以直接驱动CMOS和TTL输入端,如图6-1所示。

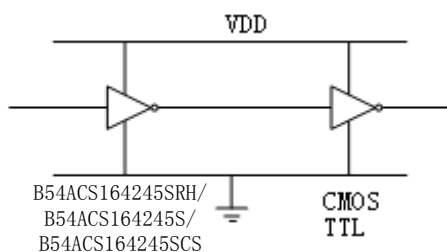


图6-1 电路驱动CMOS和TTL

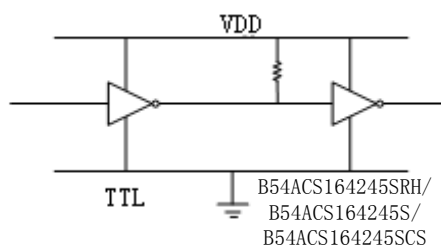


图6-2 使用上拉电阻接口

## 6.2 TTL 输出端驱动多用途双向收发器

TTL 输出端驱动多用途双向收发器，根据电源电压的不同分为下面两种情况：

若电源电压为 3.3V，TTL 器件的  $V_{OH} \geq 2.4V$ ,  $V_{OL} \leq 0.4V$ ，器件的输入电平需满足  $V_{IH} \geq 2.31V$ ， $V_{IL} \leq 0.99V$ ，该情况下 TTL 输出可以直接驱动电路。

若电源电压为 5V，TTL 器件的  $V_{OH} \geq 2.4V$ ,  $V_{OL} \leq 0.4V$ ，器件的输入电平需满足  $V_{IH} \geq 3.5V$ ， $V_{IL} \leq 1.5V$ ，该情况下 TTL 输出高电平达不到器件最低的高电平输入电压，连接时可以采用上拉电阻的办法解决，如图 6-2 所示。在 TTL 的输出端和电源 VCC 之间连接约 4.7k $\Omega$  上拉电阻。

## 6.3 电路作为 cold spare 电路的典型应用

**Cold spare:** 当电源电压置为零时，输入 buffers 和输出 buffers 等效为至少 1M 欧姆的高阻，电路作为冷备份电路使用。冷备份电路一般用于冗余系统中，起到电气隔离和降低功耗等作用。在电源“上电”或“断电”操作过程中，作为冷备份电路的输入信号应处于低电位或关断状态。为了避免在电源“上电”或“断电”操作过程中电路产生寄生漏电流，在电源“上电”或“断电”操作过程中，作为冷备份电路的输入信号应处于低电位或关断状态，否则会使器件电源电压钳位，无法断电。冷备份保护应用典型示意框图如图 6-3 所示。

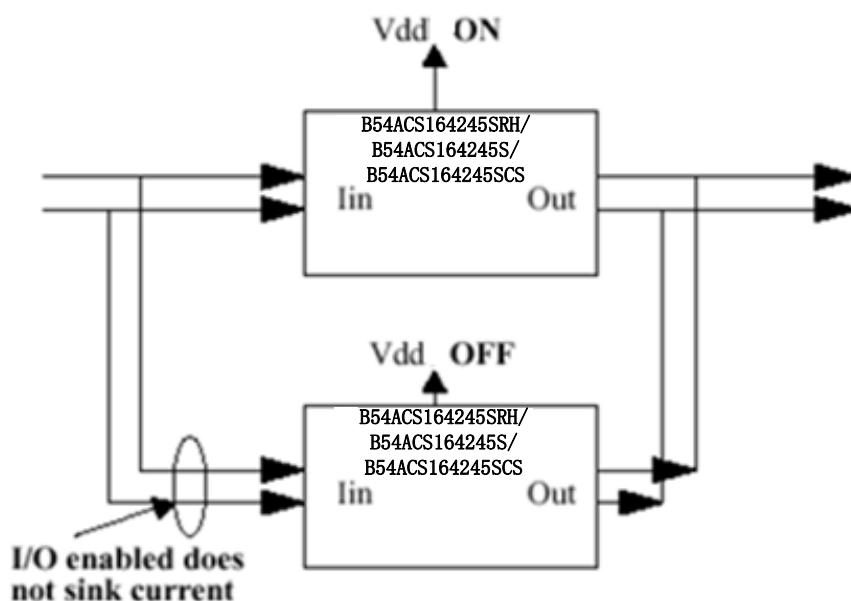


图 6-3 cold sparing 应用示意框图

## 七、应用注意事项

### 7.1 冷备份应用要求

为了避免在电源“上电”或“断电”操作过程中电路产生寄生漏电流，在电源“上电”或“断电”操作过程中，电路的输入信号应处于低电位或关断状态，否则会使器件电源电压钳位，无法断电。

### 7.2 未使用输入端的处理

电路输入端不允许悬空，因为悬空会使电位不定，破坏正常的逻辑关系。另外，悬空时输入阻抗高，易受外界噪声干扰，使电路产生误动作，而且也极易造成栅极感应静电而击穿，因此器件的未使用输入端接  $1\text{k}\Omega \sim 10\text{k}\Omega$  的电阻并连接到地。

### 7.3 上电要求

CMOS 器件上电瞬间可能发生“闩锁”现象损坏芯片，为避免这种情况的出现，必须注意器件的上电次序，通常原则是：首先加电源，再加信号。由于电路为双电源，因此，如果 VDD1 和 VDD2 不能同时上电，那么先对 VDD2 上电，保证 DIRx 和  $\overline{\text{OEx}}$  端口首先正常供电。上电完成后， $VDD1 \geq VDD2$ 。当三态输出时，必须使输出端接上拉或下拉电阻，使其处于固定电平。建议控制信号 DIRx 和  $\overline{\text{OEx}}$  的输入电平应与 VDD2 保持一致。由于控制信号 DIRx



和 $\overline{OEx}$  为 5V tolerant ,因此,当  $VDD2=3.3V$ , 控制信号  $DIRx$  和  $\overline{OEx}$  的输入电平适用于 3.3V 或 5.0V。

## 7.4 产品防护

### 7.4.1 电装及防护措施

器件应采取防静电措施进行操作。推荐下列操作措施:

- a) 器件应在防静电的工作台上操作;
- b) 试验设备和器具应接地;
- c) 不能直接用手触摸器件引线, 应佩戴防静电指套和腕带;
- d) 器件应存放在防静电材料制成的容器中;
- e) 生产、测试、使用及流转过程工作区域内应避免使用能引起静电的塑料、橡胶或丝织物;
- f) 相对湿度应尽可能保持在 20%~70%。

### 7.4.2 包装

器件包装应至少满足以下要求:

- a) 由无腐蚀的材料制成;
- b) 具有足够的强度, 能够经得起搬运过程中的震动和冲击;
- c) 用抗静电材料涂敷过或浸渍过, 具备足够的抗静电能力;
- d) 能够牢固的把所装器件支撑在一定的位置;
- e) 能保持器件引线不发生变形;
- f) 没有锋利的棱角;
- g) 能安全容易的移动、检查和替换器件;
- h) 一般不使用聚氯乙烯、氯丁橡胶、乙烯树脂和聚硫化物等材料, 也不允许使用有硫、盐、酸、碱等腐蚀成分的材料, 使用具有低放气指数、低尘粒脱落的材料制造为宜。

### 7.4.3 运输和贮存

器件在运输和贮存过程中, 至少应满足以下要求:

- a) 运输: 在避免雨、雪直接影响的条件下, 装有产品的包装箱可以用任何运输工具运输。但不能和带有酸性、碱性和其它腐蚀性物体堆放在一起。

b) 贮存：包装好的产品应贮存在环境温度为 15℃~25℃，相对湿度不大于 25%~65%，周围没有酸、碱或其它腐蚀性气体且通风良好的库房里。

## 八、用户关注产品信息

### 8.1 产品鉴定信息

#### 8.1.1 B54ACS164245SRH 鉴定信息

表 8-1 B54ACS164245SRH 鉴定信息

鉴定产品批次		1246
鉴定执行标准	总规范名称及编号	半导体集成电路总规范 (GJB 597A-1996 )
	详细规范名称及编号	半导体集成电路 B54ACS164245SRH 型辐射加固多用途双向收发器电路(Q/Zt 20090-2009)
	附加技术条件	—
	质量等级	B CC
鉴定情况	鉴定试验日期	2013. 09. 25-2013. 11. 01
	鉴定试验机构	北京微电子技术研究所
	鉴定报告编号	13-017

#### 8.1.2 B54ACS164245S 鉴定信息

表 8-2 B54ACS164245S 鉴定信息

鉴定产品批次		1335
鉴定执行标准	总规范名称及编号	半导体集成电路总规范 (GJB 597A-1996 )
	详细规范名称及编号	半导体集成电路 B54ACS164245S 型多用途双向收发器电路(Q/Zt 20127A-2013)
	附加技术条件	—
	质量等级	B
鉴定情况	鉴定试验日期	2014. 01. 16-2014. 3. 06
	鉴定试验机构	北京微电子技术研究所
	鉴定报告编号	13-144

#### 8.1.3 B54ACS164245SCS 鉴定信息

表 8-3 B54ACS164245SCS 鉴定信息

B54ACS164245SRH/  
B54ACS164245S/  
B54ACS164245SCS

鉴定产品批次		1417
鉴定执行标准	总规范名称及编号	半导体集成电路总规范 (GJB 597A-1996 )
	详细规范名称及编号	半导体集成电路 B54ACS164245SCS 型 CSOP48 封装多用途双向收发器电路 (Q/Zt 20336-2014)
	附加技术条件	—
	质量等级	B
鉴定情况	鉴定试验日期	2014. 08. 11-2014. 10. 09
	鉴定试验机构	北京微电子技术研究所
	鉴定报告编号	14-081

## 8.2 产品标识

### 8.2.1 B54ACS164245SRH 产品标识

B54ACS164245SRH 产品标识示意图见图 8-1。

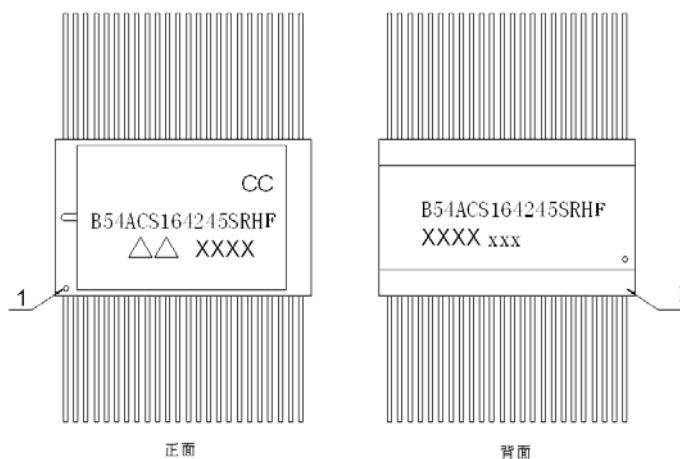


图8-1 标志示意图

### 8.2.2 B54ACS164245S 产品标识

B54ACS164245S 产品标识示意图见图 8-2。

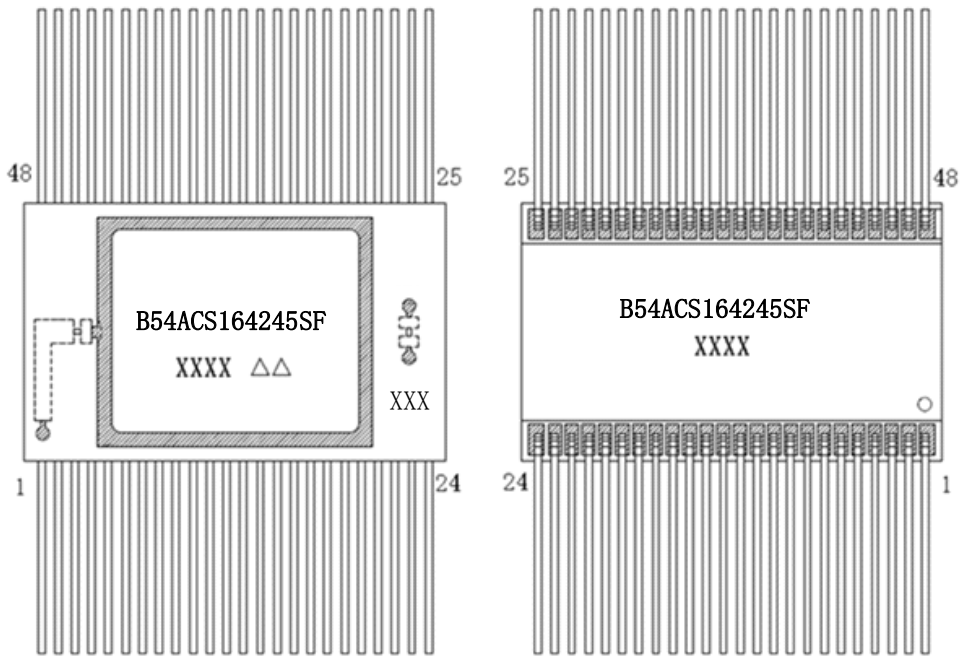
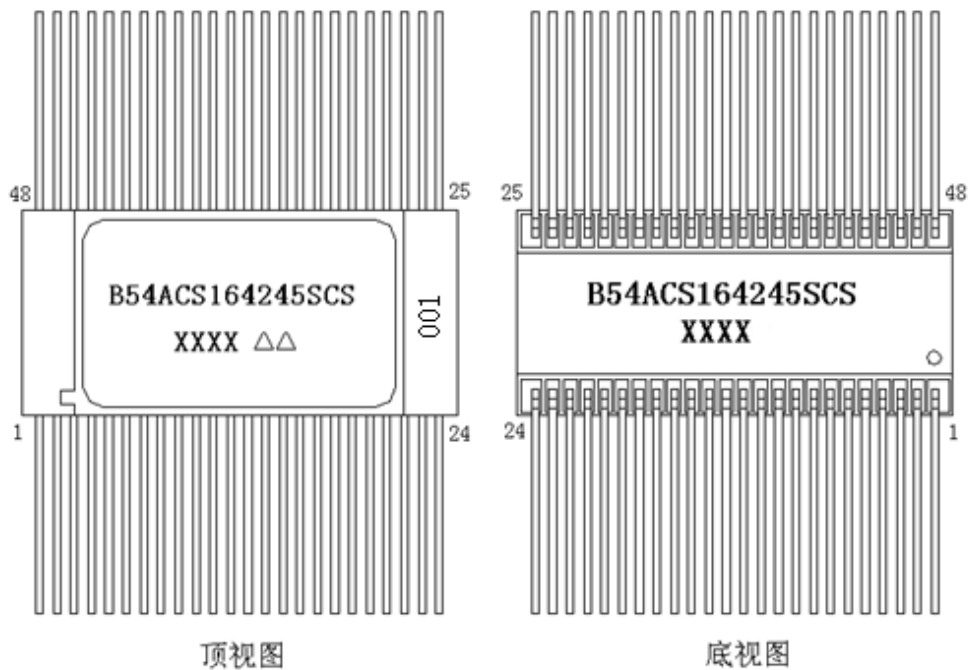


图 8-2 标志示意图

### 8.2.3 B54ACS164245SCS 产品标识

B54ACS164245SCS 产品标识示意图见图 8-3。



顶视图

底视图

图8-3 标志示意图



### 8.3 研制生产单位联系方式

通信地址：北京市丰台区东高地四营门北路2号

邮政编码：100076

联系部门：市场二部 电话/传真：010-67968115-6313/010-68757706

抗辐射加固工程中心 赵玉姣 电话：010-67968115-8019



## 附录 1 对应替代国外产品情况

替代国外型号: UT54ACS164245S		国外生产商: AeroFlex	
对比项	国内产品	国外产品	差异性、兼容性分析
电源电压	3.0V~3.6V 或 4.5V~5.5V	3.0V~3.6V 或 4.5V~5.5V	一致
输入高电平电压	$\geq 0.7V_{DD}$	$\geq 0.7V_{DD}$	一致
输入低电平电压	$\leq 0.3V_{DD}$	$\leq 0.3V_{DD}$	一致
输出驱动电流能力	8mA	8mA	一致
$t_{skew}$	$\leq 900ps$	$\leq 600ps$	相当
封装形式	FP48 (B54ACS164245SRH)	FP48	一致
	FP48 (B54ACS164245S)		一致
	CSOP48 (B54ACS164245SCS)		/
电平转换功能	有	有	一致
上电要求	如果 $V_{DD1}$ 和 $V_{DD2}$ 不能同时上电, 那么先对 $V_{DD2}$ 上电	如果 $V_{DD1}$ 和 $V_{DD2}$ 不能同时上电, 那么先对 $V_{DD2}$ 上电	一致
冷备份功能	有	有	一致
输入端高电平掉电源钳位	有	有	一致
抗静电能力(人体模型)	2000V	2000V	一致
抗总剂量指标	100Krad (Si) (B54ACS164245SRH)	100Krad (Si)	一致
抗单粒子闩锁阈值	$\geq 75MeV \cdot cm^2/mg$ (B54ACS164245SRH)	$\geq 120MeV \cdot cm^2/mg$	相当
注 1. B54ACS164245S、B54ACS164245SCS 无抗辐射指标, 不作比较。			